

Relatório:

“Oficina de Microfabricação: Projeto e Fabricação de CI's MOS”

O relatório visa manter uma memória dos trabalhos de laboratório realizados durante o curso. Esta ação ajuda na fixação dos conceitos, permitirá realizar análises posteriores e repetir o trabalho no futuro. Isto justifica a importância de se fazer um bom relatório.

O relatório consta de 5 partes:

1. Processo de fabricação dos CI's
 - Detalhes de cada etapa de processo
 - Medidas de caracterização física dos materiais e processos.
2. Medidas de caracterização elétrica de dispositivos e estruturas:
 - Dos chips didáticos encapsulados e fabricados em tecnologia CMOS
 - Dos chips didáticos CCS02 fabricados no curso.

Nota: Apresente sempre uma explicação do resultado. Faça sempre a pergunta porque deu tal resultado ou porque se comportou deste ou daquele modo e tente responder esta questão.
3. Simulação de Processo e de Dispositivos
 - Simulação da estrutura de transístores MOS por SUPREM
 - Simulação de desempenho elétricos de transístores MOS por PISCES
4. Simulação de Circuitos
 - Simulação SPICE de inversores, portas NOU, flip-flop RS, oscilador em anel.
 - Edição de Layout no Microeletrônica, do flip-flop RS.
5. Relatório sobre as visitas aos laboratórios:

Faça uma breve descrição sobre as instalações e atividades realizadas nos seguintes laboratórios visitados:

 - CCS/UNICAMP
 - LPD/IFGW/UNICAMP
 - CTI

1. Processo de fabricação dos CI's

PROCESSOS pMOS e nMOS tipo Enriquecimento CCS/UNICAMP

Janeiro 2000, FEE 107

- 1) Processo pMOS: Lâminas tipo n, (100), resistividade entre 4 a 9 ohm.cm
Processo nMOS: Lâminas tipo p, (100), resistividade entre 11 e 22 ohm.cm
Três lâminas para dispositivos e 1 lâmina teste tipo n para pMOS e mais três lâminas para dispositivos e 1 lâmina teste tipo p para nMOS

Data: 12/01/00.

Medida de resistividade por 4 pontas: $V/I =$ ohm

Medida de espessura: μm

Resulta: $R_s =$ ohm/sq.

Resistividade = ohm.cm

Apenas as lâminas nMOS:

Limpeza padrão RCA completa

I/I de $^{11}\text{B}^+$, $E=65 \text{ keV}$, $1.0 \text{ E}13 \text{ cm}^{-2}$ (ajuste de V_T)

- 2) Limpeza padrão RCA completa

Data: 17/01/00

Observar no microscópio

Observação

- 3) Oxidação úmida, $X_{\text{ox}} = 0.7 \mu\text{m}$

Data: 07/01/99

Forno de Pen. de Boro, $T = 1000 \text{ C}$,

Entrada em N_2 , $> 3 \text{ min}$.

$\text{N}_2 = 20 \text{ min}$

$\text{O}_2 = 10 \text{ min}$

$\text{O}_2 / \text{H}_2\text{O} = 180 \text{ min}$. (aprox. 63 gotas / min)

$\text{N}_2 = 10 \text{ min}$

Saída em N_2 , $> 3 \text{ min}$.

Observações:

Medida do óxido: μm (esperado: $0.735 \mu\text{m}$).

Clivar lamina teste pMOS em 4 quadrantes: T1, T2, T3 e T4 e lâmina teste

nMOS em 4 quadrantes: T5, T6, T7, T8

(opcional, clivar em 2 meias lâminas, para clivar em quadrantes posteriormente, após etapas # ?)

- 4) Fotogravação de fonte/dreno (# 1)

Data: 18/01/00

Receita padrão no. F1

Aplicar HMDS 7000 rpm, 30",

Aplicar AZ 1350J, 7000 rpm, 30"
Soft-bake, 92C, 30 min.
Exposição 14"
Revelador MIF 312 / H₂O DI (1/1), 1 min.

Ver no microscópio

Observações:

5) Etch do óxido em BHF

Data: 18/01/00

Até remover todo óxido das costas da lâmina

Tempo = (13'?)

Ver no microscópio

Remover óxido dos cacos T3 e T4, T5 e T6

Observações:

6) Remoção do fotorresiste

Data: 18/01/00

Lavar em acetona

Ferver em acetona, isopropanol, água DI

Fazer limpeza padrão RCA completa

Ver no microscópio

Observações:

7) I/I de Fonte/Dreno

Data: 19/01/00

I/I de ¹¹B⁺, E=50 keV, 5.0 E15 cm⁻², laminas pMOS

I/I de ³¹P⁺, E=65 keV, 5.0 E15 cm⁻², lâminas nMOS

Incluir lâmina para controle: cacos T3 e T4 (pMOS), T7 e T8 (nMOS)

I/I de ³¹P⁺, E=50 keV, 5.0 E15 cm⁻², nas costas das lâminas pMOS

Observações:

Limpeza padrão RCA completa.

8) Recozimento e oxidação úmida

Data: 20/01/00

Incluir todos os cacos testes.

Forno no. Pen.Boro, T=1000 C

Entrada, N₂ > 3 min.

N₂ = 20 min

O₂ = 5 min.

O₂ + H₂O = 100 min.

N₂ = 10 min.

Saída, N₂, > 3 min

Medida da espessura de óxido sobre cacos T1 e T3:

X_o(T1) = μm (esperado 0.94 μm)

X_o(T3) = μm (esperado: 0.54 μm)

Remover óxido sobre caco T4 e T8
Medida de R_s e X_j no caco T4 e T8: $R_s =$ $X_j =$
Observações:

9) Fotogração de canal e contatos (# 2)

Data: 21/01/00
Receita padrão no. F1 (ver item 4)
Ver no microscópio
Observações:

10) Etch do óxido em BHF

Data: 21/01/00
Até remover todo óxido do caco T1 e T5
 $t =$ (estimado 18 min).
Ver no microscópio
Observações:

11) Remoção do fotorresiste

Data: 21/01/00
Lavar em acetona
Ferver em acetona, isopropanol, água DI
Fazer limpeza padrão RCA completa
Ver no microscópio
Observações:

12) Oxidação de porta: 75 nm (incluir cacos teste T1, T2, T3, T5, T6 e T7)

Data: 24/01/00
Forno de oxidação com TCE: , $T=1000\text{ C}$
Entrada, $N_2 > 3\text{ min.}$
 $N_2 = 5\text{ min}$
 $O_2 = 5\text{ min.}$
 $O_2 + (1\%) \text{ TCE} = 30\text{ min.}$
 $O_2 = 5\text{ min}$
 $N_2 = 30\text{ min.}$
Saída, $N_2, > 3\text{ min}$
Medida da espessura de óxido sobre cacos teste T1 e T5 (gate), T2 e T6 (campo) e T3 e T7 (S/D): $X_o(T1,5) =$ $X_o(T2,6) =$ $X_o(T3,7) =$
Remover óxido do caco T3 e T7 (junto com a etapa 14)
Medida de R_s e X_j no caco T3: $R_s =$ $x_j =$
Observações:

13) Fotogração de contatos (# 3)

Data: 24/01/00
Receita padrão no. F1
Ver no microscópio

Observações:

14) Etch do óxido em BHF

Data: 24/01/00

Até remover todo óxido do caco teste T1 e T5, T3 e T7

t = (estimado 1 a 2 min)

Ver no microscópio

Observações:

15) Remoção de fotorresiste

Data: 24/01/00

Lavar em acetona

Ferver em acetona, isopropanol, água DI

Ver no microscópio

Observações:

16) Evaporação de Al: 1 μm

Data: 25/01/00

Fazer limpeza padrão RCA sem etapa da piranha.

Pressão base =

Pressão de evaporação =

Tempo de evaporação =

17) Fotogração de interconexões (# 4)

Data: 25/01/00

Receita padrão no. F1

Ver no microscópio

Observações:

18) Etch do Al em: H_3PO_4 (350 ml) + HNO_3 (30 ml)

Data: 25/01/00

Até remover todo Alumínio exposto

t =

Ver no microscópio

Observações:

19) Remoção do fotorresiste.

Data: 25/01/00

Lavar em acetona

Ferver em acetona (2 X), isopropanol, água DI

Ver no microscópio

Observações:

20) Evaporação de Al: 0.5 μm nas costas das lâminas

Data: 26/01/00
Fazer limpeza com solventes,
Pressão base =
Pressão de evaporação =
Tempo de evaporação =

21) Sinterização de contatos.

Data: 26/01/00
Forno de Liga , $T = 450\text{ C}$
 N_2 com vapor de água, $t = 30\text{ min.}$
Ver no microscópio
Observações:

22) Medidas Elétricas.

Datas: 26 e 27/01/00
Good Luck. !!!

2. Roteiro de medidas de caracterização do chip teste CC2:

- I) Caracterização dos diodos pn:
 - Curva $I \times V$ em escala linear e logaritmo
 - Determine fator de idealidade e resistência série
 - Determine a tensão de “breakdown”, se possível.
 - Meça valor da corrente reversa e da sua densidade de corrente para $V_D = 5\text{ V}$. Compare com valores obtidos em outros dispositivos e com o das outras lâminas processadas. Comente sobre o valor obtido.
- II) Curva $C \times V$ do capacitor MOS:
 - Determine espessura do óxido
 - Determine a dopagem do substrato
 - Determine a carga efetiva de interface
 - Determine o valor de V_T
- III) Caracterização dos transístores MOS:
 - Curvas características
 - Curva $I_D \times V_{GS}$ para $V_{DS} = 0.1\text{V}$ e $V_{BS} = 0.0, -2.0$ e -4.0 V
 - Determine valor de V_T , mobilidade e fator de corpo (veja se confere com o valor da dopagem de substrato obtido no item anterior).
 - Curva $\text{SQRT}(I_D) \times V_{GS}$, com $V_{DS} = V_{GS}$, $V_{BS} = 0.0$
 - Determine valor de V_T e compare com valor obtido acima.
 - Curvas de $I_D \times V_{GS}$ em região sub-limiar, com $V_{DS} = 0.1, 2$ e 4 V , $V_{BS} = 0.0$.
 - Determine o inverso da inclinação da curva em mV/década.
- IV) Caracterização do resistor tipo cruz Grega
 - Meça V/I da cruz com 4 terminais e determine a resistência por quadrado. Compare com os valores do caco teste medido durante o processamento.
 - Meça V/I do resistor comprido com 4 terminais, passando corrente por 2 mais distantes e medindo a tensão pelos 2 terminais mais internos. Do valor desta resistência, determine a largura da linha e compare com o valor nominal de máscara (se disponível).
- V) Caracterização do circuito lógico fabricado:
 - Desenhe o esquema elétrico do circuito através da análise das fotografias e identifique o tipo de flip-flop.
 - Faça a medida funcional do circuito, usando $V_{DD} = -5\text{V}$, $V_{GG} = -10\text{V}$ e pulsos de 0 a -5V nas 3 entradas do circuito (na falta de geradores pode ser uma medida estática, com fontes DC e variação manual nas entradas).
- VI) Veja também o roteiro descrito no capítulo “Descrição das Medidas dos Dispositivos, parte 2”.

3. Simulação de Processo e de Dispositivos

- Simulação da estrutura de transístores MOS por SUPREM:

Usando os mesmos dados do processo nMOS do CCS, simule por SUPREM em análise unidimensional, as 3 regiões do transístor:

- Região de campo
- Região de canal
- Região de fonte/dreno

Faça uma simulação bidimensional do transístor

- Simulação de desempenho elétricos de transístores MOS por PISCES:

Faça a simulação do transístores nMOS com $L=5\text{ }\mu\text{m}$, $W=10\text{ }\mu\text{m}$ nas seguintes condições:

- Com $V_{DS} = 5\text{ V}$ e $V_{GS} = 0$, obtenha os gráficos bidimensionais de concentração de elétrons, potencial elétrico e de campo elétrico.
- Obtenha a curva $\log I_D \times V_{GS}$ na região sub-limiar, para $V_{DS} = 1$ e 5 V .
- Obtenha as curvas características do transístor
- Obtenha as curvas a) $I_D \times V_{GS}$ ($0 - 3\text{ V}$) para $V_{DS} = 0.1\text{ V}$ e b) $\sqrt{I_D} \times V_{GS}$ para $V_{DS} = 3\text{ V}$. Obtenha o valor de V_T destas curvas.
- Repita o item anterior alterando o oxido fino de gate pelo óxido de campo (este caso corresponde aos transístores de campo parasitários que devem estar sempre cortados, mesmo com a maior tensão usada no circuito).
- Obtenha o valor da resistividade de folha da região de fonte/dreno
- Compare todos seus resultados com os dados das medidas experimentais. Explique os resultados eventuais diferenças